

MANUEL TECHNIQUE DU T07 et T07-70

Michel Oury



cedic
nathan

Dans la même collection

- Initiation au BASIC TO7 — *Christine et François-Marie Blondel.*
- Le BASIC D.O.S. du TO7 — *Christine et François-Marie Blondel.*
- Un ordinateur à la maison — *Jean Delcourt.*
- Un ordinateur en fête — *Serge Pouts Lajus.*
- Un ordinateur et des jeux — *Jean-Pascal Duclos.*
-
- LOGO, Manuel de référence — *Doris Avram — Tristan Savatier — Michèle Weidenfeld et l'équipe de S.O.L.I.*
- Initiation à LOGO — *Doris Avram - Michèle Weidenfeld.*
- Guide du MOS — *André Deledicq.*
- Faites vos jeux en assembleur sur TO7 et TO7-70 — *Michel Oury*
- Manuel de l'assembleur du 6809 et du TO7 et TO7 70 — *Michel Weissgerber.*
- Initiation au FORTH — *S.E.F.I.*

Ce volume porte la référence
ISBN 2-7124-0553-6

Toute reproduction, même partielle, de cet ouvrage est interdite. Une copie ou reproduction par quelque procédé que ce soit, photographie, photocopie, microfilm, bande magnétique, disque ou autre, constitue une contrefaçon passible des peines prévues par la loi du 11 mars 1957 sur la protection des droits d'auteur.

© CEDIC 1984

CEDIC, 32, boulevard Saint-Germain, 75005 - PARIS

Sommaire

1. Introduction

Objectifs de l'ouvrage 7

2. Circuits

2.1 Conception générale	8
2.2 Analyse de la gestion d'écran	10
2.3 Fonctionnement de la mémoire vive	26
2.4 Les signaux de commande	34
2.5 Fonctionnement du crayon optique	50
2.6 Fonctionnement du clavier	55
2.7 Le système de décodage d'adresse	58
2.8 L'horloge	64
2.9 L'alimentation	68
2.10 CPU, PIA, 6846	70

3. Entrées/sorties

3.1 Bus standard :	
— disposition des connexions	86
— niveaux	87
— signaux	89
3.2 Bus extension mémoire :	
— disposition des connexions	90
— niveaux	90
— signaux	91
3.3 E/S vers le magnétophone	92
3.4 E/S vers prise PERITEL :	
— connexions	100
— niveaux	101
3.5 Le clavier :	
— organisation	105
— connexions	105

4. Interfaces

4.1 RS 232 :	
— standard RS232 (V24)	106
— modes de dialogues	109
CENTRONICS :	
— connexions	106
— niveaux	107
— signaux	108
4.2 Contrôleur de jeux :	
— schéma	117
— exploitation	117
— génération de musique	118
4.3 Modem	125

5. Le moniteur

5.1 Memory map	127
5.2 Page zéro	128
5.3 Points d'entrée	131
5.4 Les paramètres	134

6. Les trucs du TO7

6.1 Les bugs (version T9000 et TO7)	136
6.2 Autotest 1	136
6.3 Le son	137

7. Les suppléments du TO7-70

142

1. Introduction

Qui n'a pas songé un jour à changer son clavier où à créer sa propre extension mémoire ? J'ai des collègues qui veulent utiliser leur TO7 comme un automate et ils ont besoin pour cela de fabriquer leurs propres cartes d'interface Entrées/Sorties avec découplage optique, filtrage programmable des entrées et sorties de puissance sur triac 400V/1A. D'autres veulent que le TO7 se transforme en un super régulateur de chaudière surveillant les températures intérieures de leur pavillon, ainsi que la température extérieure, et en fonction de l'heure du jour ou de la nuit déclenchant tel ou tel système de chauffage. Il leur faut dans ce cas des convertisseurs analogiques/numériques et quelques sorties de commande de relais.

Tel musicien va vouloir enregistrer sur son lecteur de bandes haute-fidélité, les morceaux à plusieurs voix qu'il aura synthétisé avec son extension jeux, et se demande s'il peut relier la sortie son PERITEL à l'entrée AUX de son magnétophone. Tel autre veut relier entre eux deux TO7 via l'interface RS232, mais se demande dans quel état vont être les signaux transmis dans plusieurs dizaines de mètres de câble.

Le but de cet ouvrage est de répondre à toutes ces questions. En fournissant tous les schémas, toutes les connexions ; en analysant totalement le fonctionnement tant hardware que software ; en indiquant quel signal et quel niveau apparaît sur les différents connecteurs, chacun pourra brancher son extension sur le bus standard, supprimer le BEEP du clavier s'il possède la version 2 du moniteur...

En bref tout est dévoilé dans les pages qui suivent afin de permettre à l'heureux possesseur du TO7 de tirer le maximum de profit de son micro-ordinateur et de l'adapter au mieux de ses exigences personnelles.

M. OURY

Les renseignements techniques ci-après peuvent évoluer avec les nouveaux modèles du TO7 tenant compte des diverses innovations technologiques et des mises à jour seront faites dans les futures éditions.

2.2 Analyse de la gestion d'écran

L'écran utilisé pour la visualisation est un téléviseur standard de 625 lignes, soit 312 lignes en mode non entrelacé. Le balayage complet d'une trame sera décrit en 20 ms environ et chaque ligne ne devra donc durer que $20/312 = 0.064$ ms.

Dans cette durée ligne de $64\mu\text{s}$ se trouvent :

- la durée de traversée de l'écran $\approx 54\mu\text{s}$,
- la durée du retour à la ligne suivante $\approx 10\mu\text{s}$.

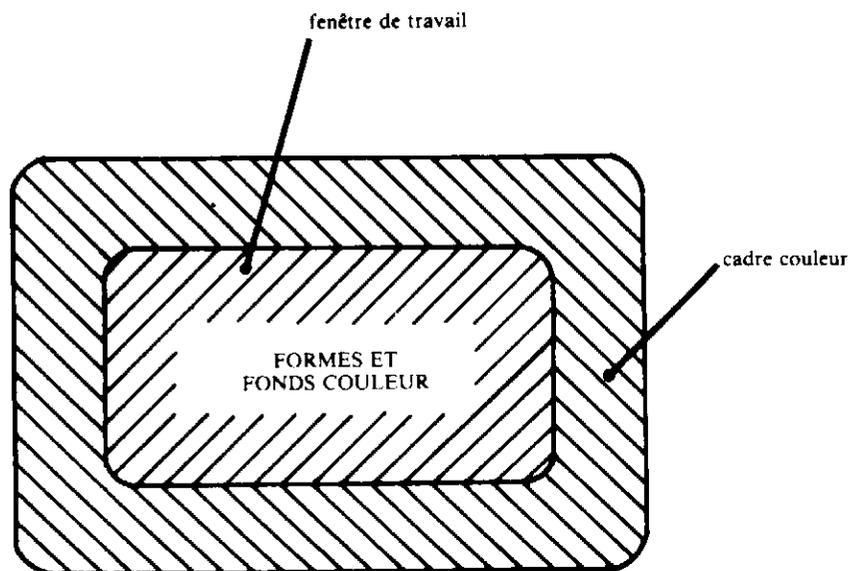
L'écran va comporter deux zones principales :

- le cadre (appelé aussi le TOUR), dans lequel on ne peut pas écrire, mais dont on peut définir la couleur,
- la fenêtre de travail, qui comme son nom l'indique est la zone réelle de l'affichage vidéo.

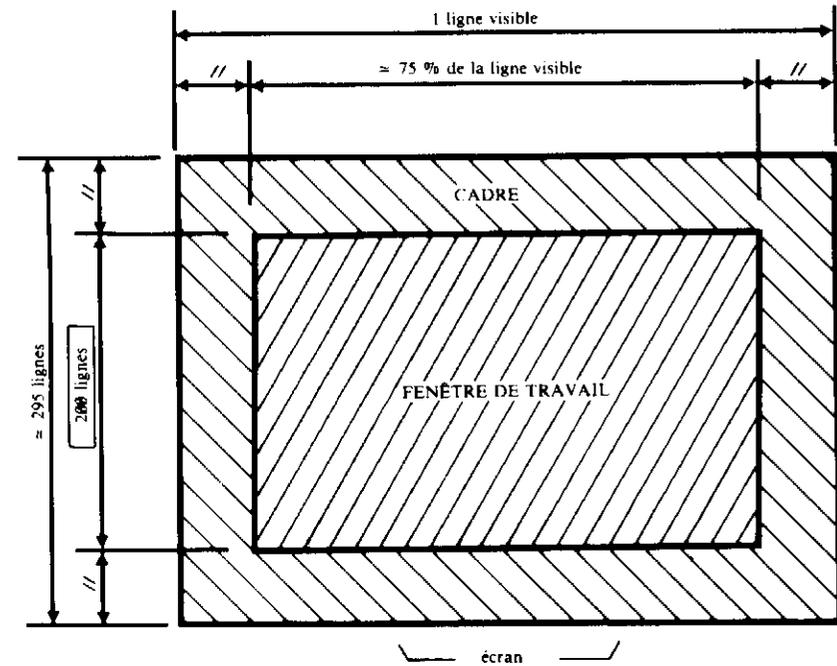
Une ligne visible ($54\mu\text{s}$) sera supposée démarrer le long du bord gauche de la fenêtre de travail. Pendant $40\mu\text{s}$ le faisceau balayera la partie fenêtre de la ligne. Pendant $7\mu\text{s}$ il balayera la partie droite du cadre de l'écran. Pendant $10\mu\text{s}$ environ il reviendra à la ligne suivante, et pendant les $7\mu\text{s}$ restantes il viendra se recalculer le long de la fenêtre.

On réalise une définition de la fenêtre de travail de 320 points par ligne et de 200 lignes.

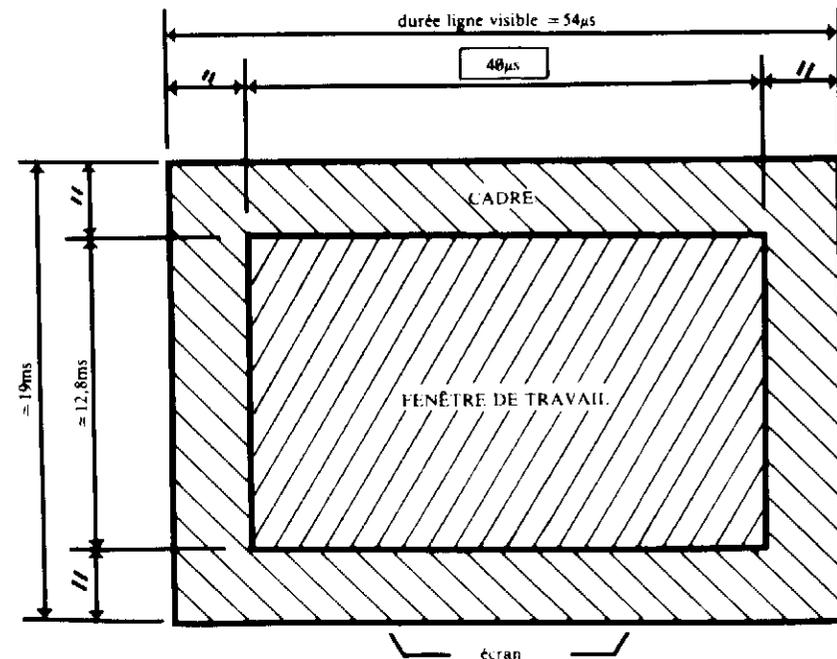
PRINCIPE GÉNÉRAL



Définition en géométrie



Définition en durée

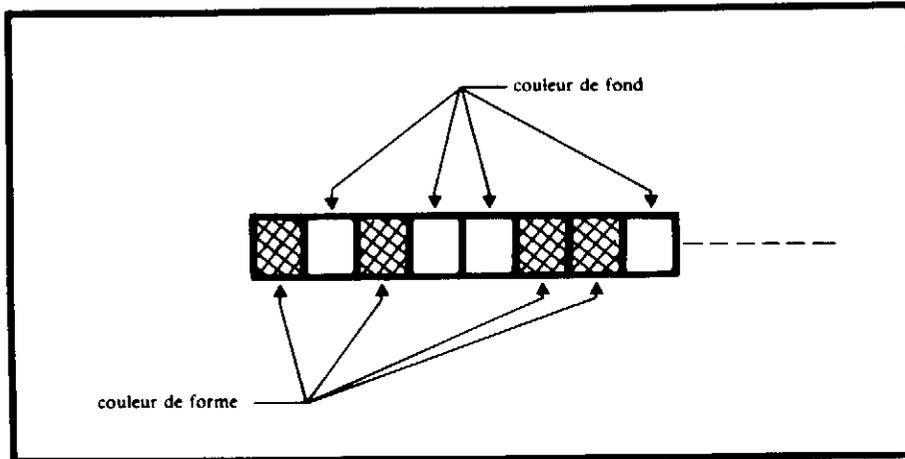


A — Mémorisation des points-couleurs

Les points vidéos sont rangés 8 par 8 dans les mémoires RAM 4116. Chaque groupe de 8 points, appelé GPL (groupe de points ligne) est donc obtenu par lecture des 8 boîtiers RAMS à une adresse donnée (par exemple \$ 4000 pour le premier GPL de la fenêtre).

Chaque point du groupe peut être dans la couleur "FORME" s'il est à 1 et dans la couleur du "FOND" s'il est à 0.

EXEMPLE D'UN GPL (4 points forme, 4 points fond)



Un bit à 1 sera un bit de FORME.

Un bit à 0 sera un bit de FOND.

La couleur de la forme se matérialise par 3 bits $R_1 V_1 B_1$ dans la mémoire vive appelée RAM couleur forme.

La couleur du fond se matérialise par 3 bits $R_0 V_0 B_0$ dans la mémoire vive appelée RAM couleur fond.

On peut obtenir les 8 couleurs (NOIR, ROUGE, VERT, JAUNE, BLEU, MAGENTA, CYAN, BLANC) par mélange des 3 couleurs de base Rouge, Vert, Bleu.

Un bit à 1 indique la présence de la couleur de base.

Un bit à 0 indique l'absence de la couleur de base.

La synthèse des teintes s'obtiendra donc conformément au tableau ci-dessous.

Sur le TO7-70 les teintes "pastel" obtenues sont :

GRIS, ROSE, VERT CLAIR, JAUNE POUSSIN, BLEU CIEL, ROSE PARME, CYAN CLAIR et ORANGE.

La définition complète d'un GPL nécessite donc un octet de mémoire vive pour définir les points et 6 bits de RAM pour le choix couleur FORME et FOND.

La RAM points doit contenir $320 \times 200 = 64000$ points donc 8 K octets.

La RAM couleur doit contenir $8 K \times 6$ bits.

CODES DE MÉMORISATION

RAM points

bit de forme	1	} pour 1 octet
bit de fond	0	

RAMS couleurs

bit présence couleur	1	} pour 3 bits
bit absence couleur	0	

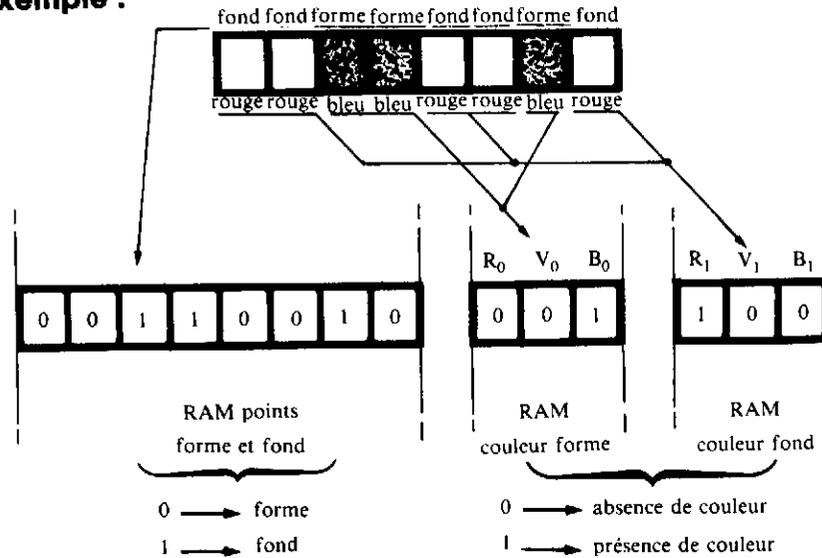
Synthèse des couleurs

Bits	couleur		teinte
	couleur	forme fond	
B	V	R	
0	0	0	noir
0	0	1	rouge
0	1	0	vert
0	1	1	jaune
1	0	0	bleu
1	0	1	magenta
1	1	0	cyan
1	1	1	blanc

3 bits
↓
8 combinaisons
↓
8 couleurs

MÉMORISATION D'UN GPL

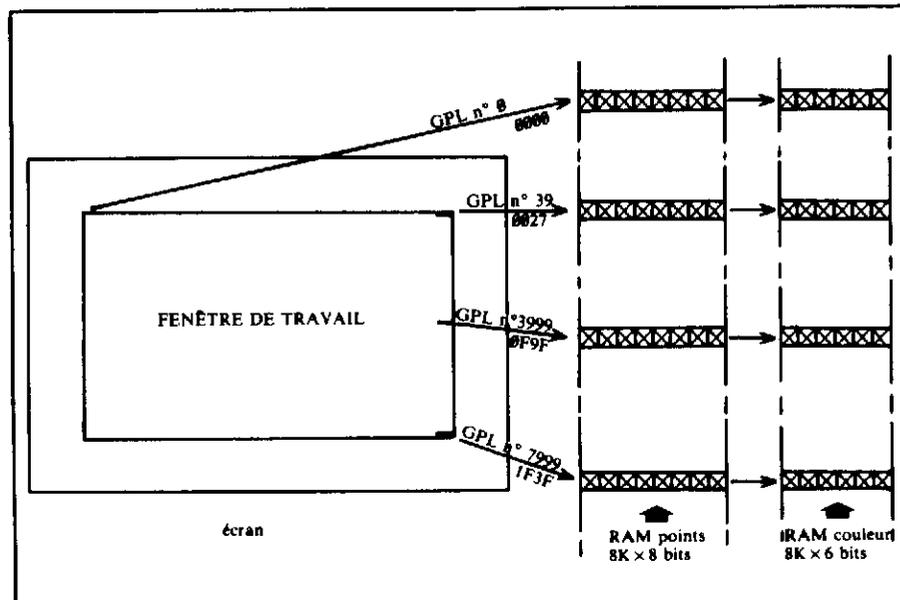
Exemple :



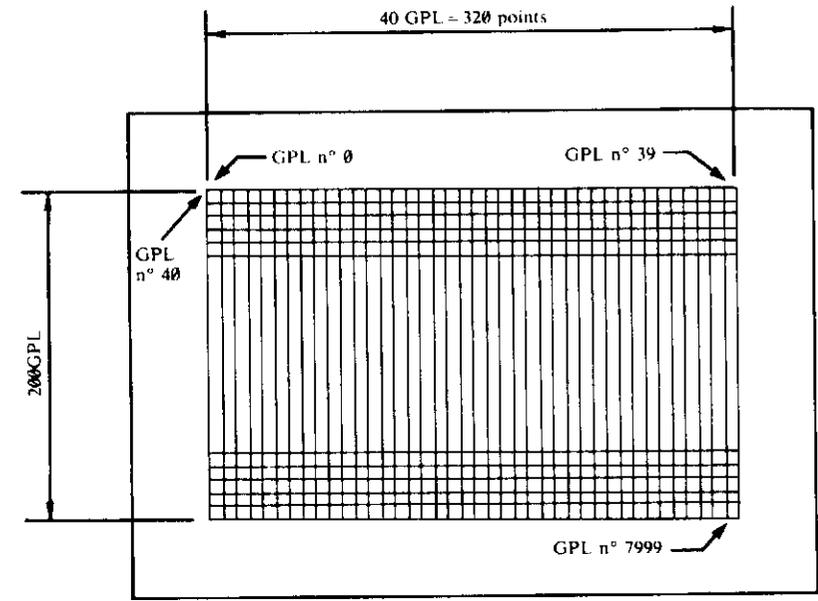
Ces deux mémoires ont un adressage commun de 8000 adresses, chaque adresse correspondant au numéro d'ordre du GPL sur l'écran.

MÉMORISATION DES GPL

Correspondance, numéro d'ordre et case mémoire.



EXEMPLE DE REPÉRAGE DE GPL



Pour obtenir sur le TO7-70 les couleurs pastels, on utilisera 1 bit supplémentaire indiquant le mode 1/2 teinte fond et 1 autre bit pour indiquer le mode 1/2 teinte forme. La RAM couleur contiendra alors 8 K octets comme la RAM points.

B — Restitution des points-couleurs

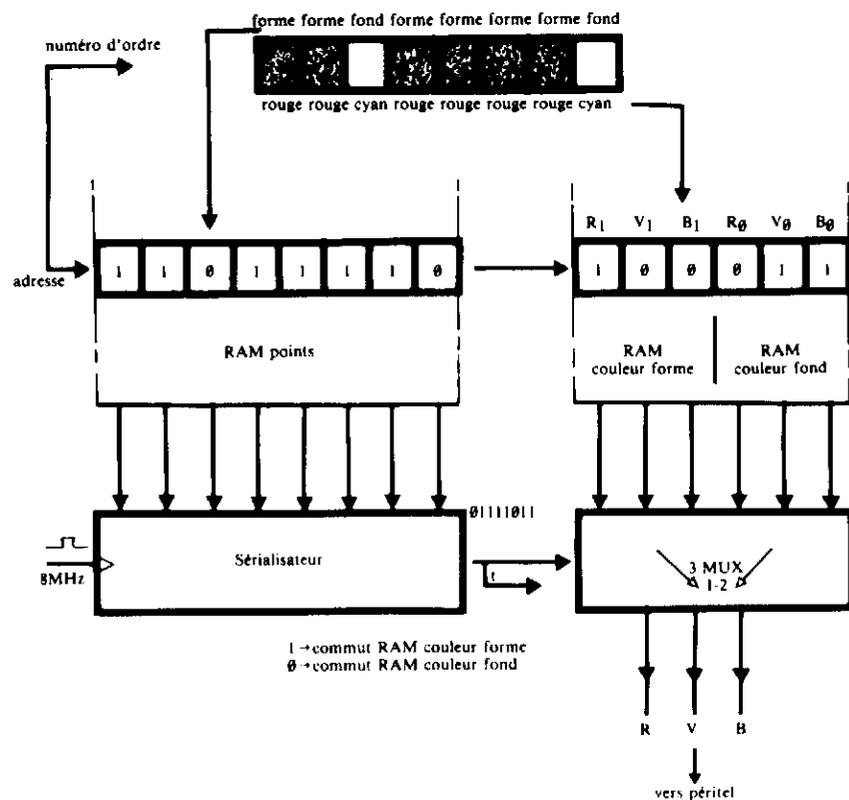
Soit à restituer sur l'écran le GPL n° 0 (coin haut gauche de la fenêtre). Communiquons aux RAMS points et couleurs l'adresse 0000 de ce GPL (adresse absolue \$4000).

On récupère alors en parallèle les 8 bits points et les 2×3 bits couleur, et le problème est alors le suivant :

1. Il faut envoyer sur la prise PERITEL les niveaux RVB du premier point, puis du second... jusqu'au huitième.
2. La durée totale de cette restitution vidéo doit être de 1μs puisqu'il y a 40 GPL le long d'une ligne de la fenêtre et que cette ligne-fenêtre doit être écrite en 40μs.

La première partie du problème montre la nécessité de sérialiser les bits récupérés en parallèle à la sortie de la RAM points. La valeur de chaque bit, 0 ou 1, doit permettre la sélection soit du groupe R₀V₀B₀ de couleur FOND soit du groupe R₁V₁B₁ de couleur FORME d'où l'utilisation d'un multiplexeur de 3 fois 1 parmi 2, adressé par le bit en provenance du registre de conversion parallèle → série.

Exemple d'un GPL à restituer en signaux pérîtélévision R, V, B pendant un échantillon de temps de 1μs



La deuxième partie du problème montre la nécessité de sérialiser les 8 bits à la fréquence de 8 MHz afin de traiter la totalité du GPL en 1μs.

On obtient donc le schéma de principe ci-contre :

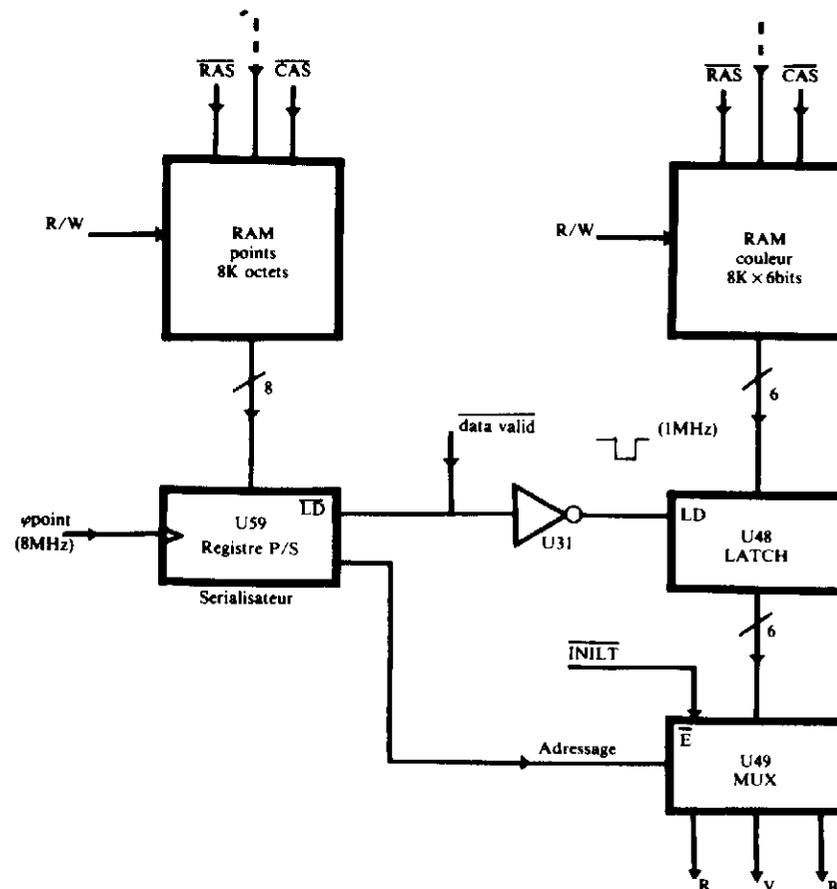
Dans le TO7-70 le bit supplémentaire de 1/2 teinte sera également multiplexé et envoyé avec les 3 bits de couleurs RVB vers un circuit spécialisé avant la liaison à la prise PERITEL.

Le schéma complet du système de restitution, utilise une validation toutes les μs des informations présentes en entrée du registre Parallèle/Série et du LATCH couleur, ainsi qu'un signal interdisant toute sortie d'information RVB du multiplexeur, en dehors de la fenêtre de travail, et plaçant alors les sorties du multiplexeur U49 en état haute-impédance (INILT).

Les adresses des RAMS points et couleur sont décodées à l'aide des signaux RAS et CAS.

La génération de ces différents signaux (DATA VALID, INILT, RAS, CAS) sera étudiée dans la suite de l'ouvrage (chapitres 2.4 et 2.7).

RESTITUTION D'UN GPL Schéma de principe



C — Génération de la couleur du cadre

La couleur du cadre est réalisée selon le même principe que la couleur des points, par mélange des 3 couleurs de base $R_T V_T B_T$. Trois bits seront donc nécessaires pour coder la couleur du cadre.

On utilisera dans ce but les trois bits P_4, P_5, P_6 du port PRC du chip U1-6846.

D — Organisation des sorties vidéo RVB

Première remarque :

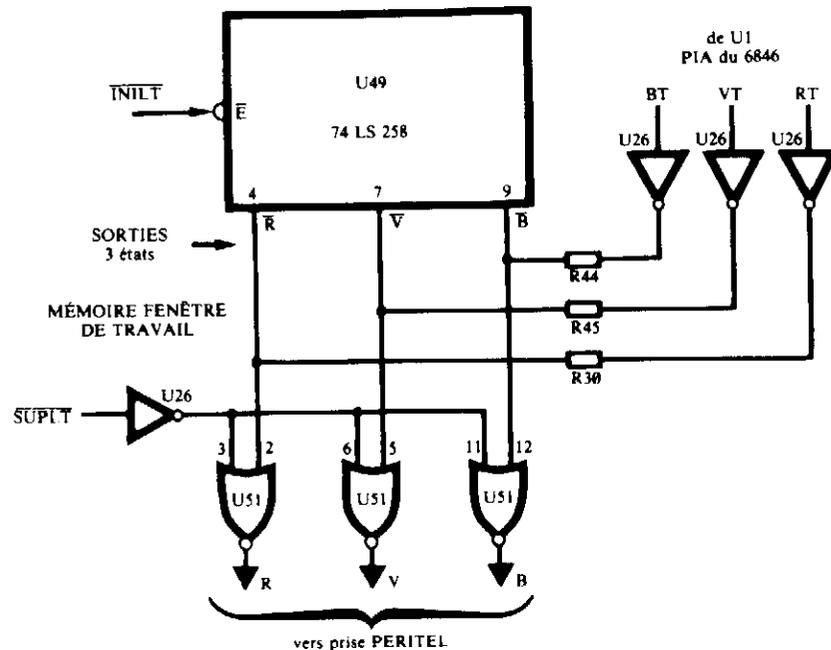
Les 3 sorties RVB du multiplexeur U49 sont en fait des sorties $\bar{R} \bar{V} \bar{B}$ car U49 est un multiplexeur inverseur. Il faudra donc inverser les sorties $R_T V_T B_T$ du port P afin d'homogénéiser la commande des couleurs.

Deuxième remarque :

Les couleurs du cadre sont disponibles en permanence. En effet on change rarement la couleur du cadre, alors que l'on change en permanence les couleurs des points de la fenêtre.

Mais les sorties $\bar{R} \bar{V} \bar{B}$ du multiplexeur passent à l'état haute impédance dès que l'on sort de la fenêtre.

CIRCUITS DE RACCORDEMENT



On peut alors, à l'aide de trois résistances anticonflit, associer les informations $\bar{R} \bar{V} \bar{B}$ en provenance du multiplexeur et destinées à la fenêtre de travail, et les informations $R_T V_T B_T$ destinées au cadre et provenant du PIA 6846 après inversion dans U26.

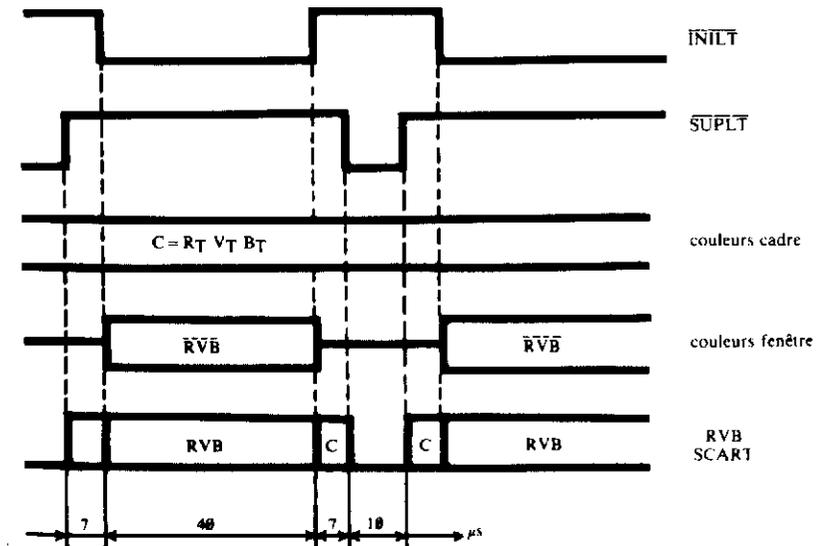
Troisième remarque :

Il faut mettre au niveau noir les sorties RVB sur la prise SCART (Péritel) pendant les 10 ou $11 \mu s$ du retour ligne (ainsi que pendant le retour trame), d'où la nécessité d'un signal, haut pendant $54 \mu s$ et bas pendant $10 \mu s$, signal SUPLT (suppression ligne trame) dont on étudiera la génération lors des programmes suivants.

L'organisation des circuits vidéo sera donc conforme aux schémas ci-dessous :

Fonctionnement

\overline{INILT}	\overline{SUPLT}	$R_T V_T B_T$	$\bar{R} \bar{V} \bar{B}$	RVB
0	1	X	0	1
0	1	X	1	0
1	1	0	Z	0
1	1	1	Z	1
X	0	X	X	0



E — Exemple d'utilisation SOFT

Analyse de la routine PLOT XY du TO7 Modèle 1.

Cette routine est accessible à partir du point d'entrée PLOT \$ = &HE80F qui contient une instruction JMP suivi de l'adresse exacte du point d'entrée. Cette routine est donc accessible quelle que soit la version du moniteur.

Avant l'appel de cette routine, il est nécessaire de mettre dans les registres d'index X et Y les coordonnées X et Y du point auquel on veut accéder. Le registre FORME = &H6038 doit contenir la couleur du point : de 0 à 7 pour une couleur FORME (du noir au blanc) et de -1 à -8 pour une couleur de FOND (idem du noir au blanc).

Afin de signaler que l'on travaille en mode graphique, le registre CHDRAW = &H6041 doit être mis à zéro.

Deux registres PLOTX et PLOTY seront utilisés pour conserver les coordonnées X et Y. (PLOTX = &H603D et PLOTY = &H603F).

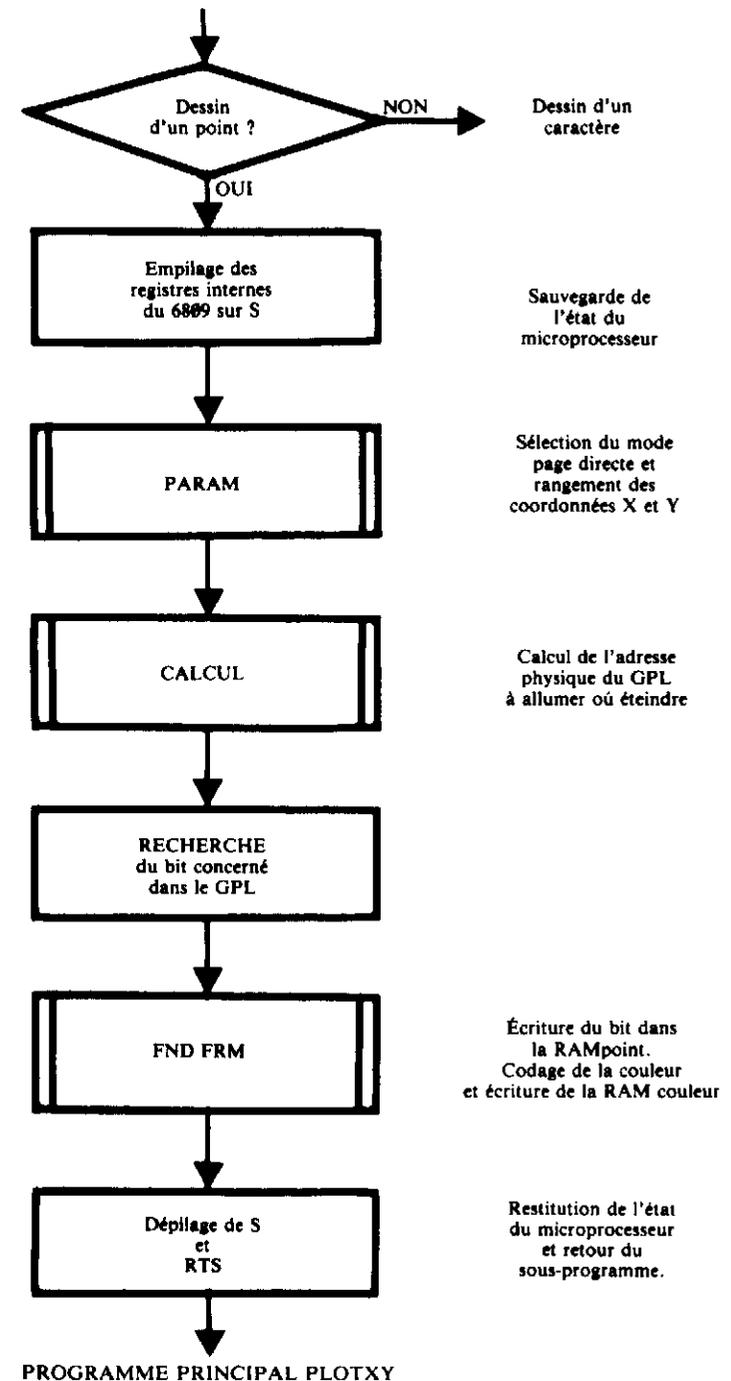
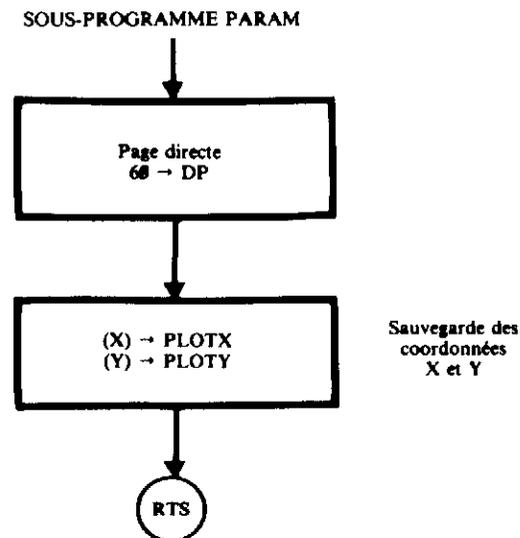
Sur le TO7-70, la routine PLOTXY a accès aux 16 couleurs FORME et aux 8 couleurs FOND saturées en mode graphique. En mode caractère les 16 couleurs FOND sont accessibles. En mode graphique, le registre FORME contiendra la couleur du point :

— de -8 à 7 les couleurs sont saturées (de -8 à -1 pour le FOND de 0 à 7 pour la FORME)

— de 8 à 15 les couleurs sont pastel pour la FORME

En mode caractère de -16 à -9 les couleurs sont pastel pour le FOND.

PARAM est un sous-programme qui fixe le mode page-directe en 60XX et sauvegarde les coordonnées dans PLOTX et PLOTY.

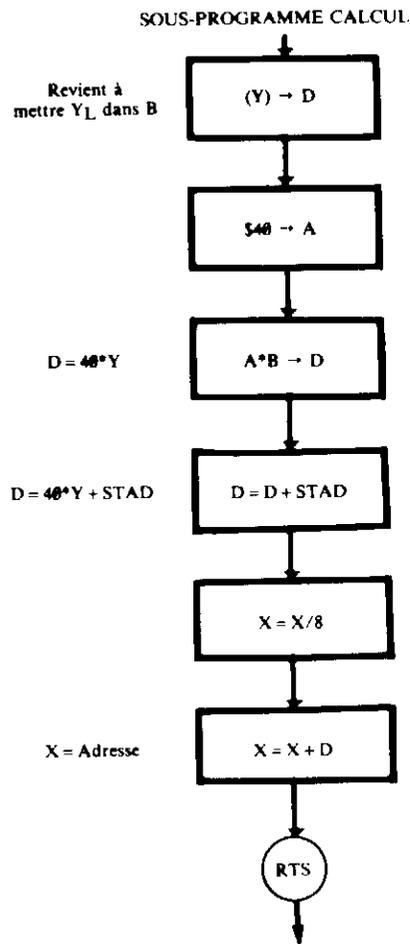


CALCUL est un sous-programme qui calcule l'adresse physique (mémoire) du GPL contenant le point à allumer ou éteindre. Soit STAD l'adresse du GPL n° 0, alors l'adresse d'un point situé à la colonne X et la ligne Y est :

$$\text{Adresse} = Y \cdot 40 + \text{STAD} + X/8$$

Ce résultat sera rangé dans le registre X à la fin du calcul.

Remarque : une division par 8 revient à faire 3 décalages logiques successifs à droite d'un octet.



La **RECHERCHE** du bit concerné dans le GPL dont on vient de calculer l'adresse n'utilise que le n° de la colonne rangé en PLOTX. On remarquera que le bit de poids fort d'un GPL se trouve à un numéro de colonne pris dans la suite 0, 8, 16, 32, 64... PLOTX étant une adresse 16 bits (PLOTX et PLOTX + 1), seuls les 3 bits de poids faible de cette adresse (done de PLOTX + 1) nous indiquent la position du bit concerné dans le GPL :

- Si $b_2b_1b_0 = 0 \rightarrow$ le bit 8 du GPL est concerné
- Si $b_2b_1b_0 = 1 \rightarrow$ Le bit 7 du GPL est concerné
- Si $b_2b_1b_0 = 7 \rightarrow$ Le bit 1 du GPL est concerné

A l'aide de la table TABIT = \$80, \$40, \$20, \$10, \$8, \$4, \$2, \$1, on pourra donc situer exactement le bit concerné dans le GPL d'adresse calculée.

FNDFRM est un sous-programme qui détecte la présence d'une couleur FORME ou FOND, met à 1 ou à 0 le bit du GPL dans la RAM point, puis place à 1 les couleurs de base $R_1V_1B_1$ ou $R_0V_0B_0$, sélectionne la RAM couleur et y écrit les bits couleurs concernés.

C'est donc ce sous-programme qui accède aux RAMS points et couleur. L'adresse des ces RAMS est contenue dans le registre X depuis le programme calcul, la sélection entre la RAM points et la RAM couleur situées à la même adresse se fait grâce au bit P_0 du port parallèle du 6846. Ce port $\text{PRC} \equiv \&\text{HE7C3}$ sélectionne la RAM point si P_0 est à 1 et la RAM couleur si P_0 est à 0.

```

1325 *
1326 ***** ALLUMAGE OU EXTINCTION D'UN P
POINT
1327 *
1328 PLOTXY   TST       >CHDRAW
SI CHDRAW # 0, C'est un "caractere"
1329         BNE       CHPLOT
1330         PSHS      Y, X, B, A, DP
1331         BSR       PARAM
X = ADRESSE PHYSIQUE
1332         JSR       CALCUL
1333         LDY       #TABIT
1334         LDA       PLOTX+1
1335         ANDA     #7
A = RESTE DE X/8
1336         LDB       A, Y
B = BIT A ECRIRE
1337         JSR       FNDFRM
1338         PULS     Y, X, B, A, DP, PC
1340 PARAM   LDA       #DIRECT
1341         TFR       A, DP
1342         STX       PLOTX
X=COLONNE (0, 320)
1343         STY       PLOTY
Y = LIGNE (0, 200)
1344         RTS
1370 *
1371 ***** CALCUL ADRESSE PHYSIQUE *****
1372 * ENTREE: (X, Y) SORTIE: X=ADRESSE PHY
SIQUE
1373 *
1374         XDEF     CALCUL
  
```

```

1375 CALCUL   TFR      Y, D
Y+1 -> B
1376         LDA      #40
1377         MUL
1378         ADDD     #STAD
D = Y * 40 + STAD
1379         EXG      D, X
1380         LSRD
1381         LSRB
1382         LSRB
1383         LEAX     D, X
X = Y * 40 + STAD + X/8
1384         RTS

```

```

1385 *
1386 **** AFFICHAGE FORME ET COULEUR ****
*

```

```

1387 * ENTREE : B = BITS A ECRIRE, X = A
DRESSE PHYSIQUE, FORME = COULEUR

```

```

1388 *
1389 FNDFRM   LDA      FORME
TEST DE FOND OU FORME -8 A +15
1390         BMI      ZERO
1391         ORB      X
1392         STB      X
1393         LSLA
1394         LSLA
1395         LSLA
1396         LDB      #%10000111
MASQUAGE DE LA COULEUR FORME
1397         BRA      SUITE
1398 ZERO     COMB
1399         ANDB     X
1400         STB      X
1401         COMA
(2,1,0) <- COMPLEMENT (2,1,0)
1402         LDB      #%11111000
MASQUAGE DE LA COULEUR FOND
1403 SUITE   DEC      PRC
MISE EN MEMOIRE COULEUR
1404         ANDB     X
MISE A 0 DES BITS DE COULEUR FORME
1405         STB      X
1406         ADDA     X
POSITIONNEMENT DES BITS DE COULEUR FORME
1407         STA      X
1408         RTS

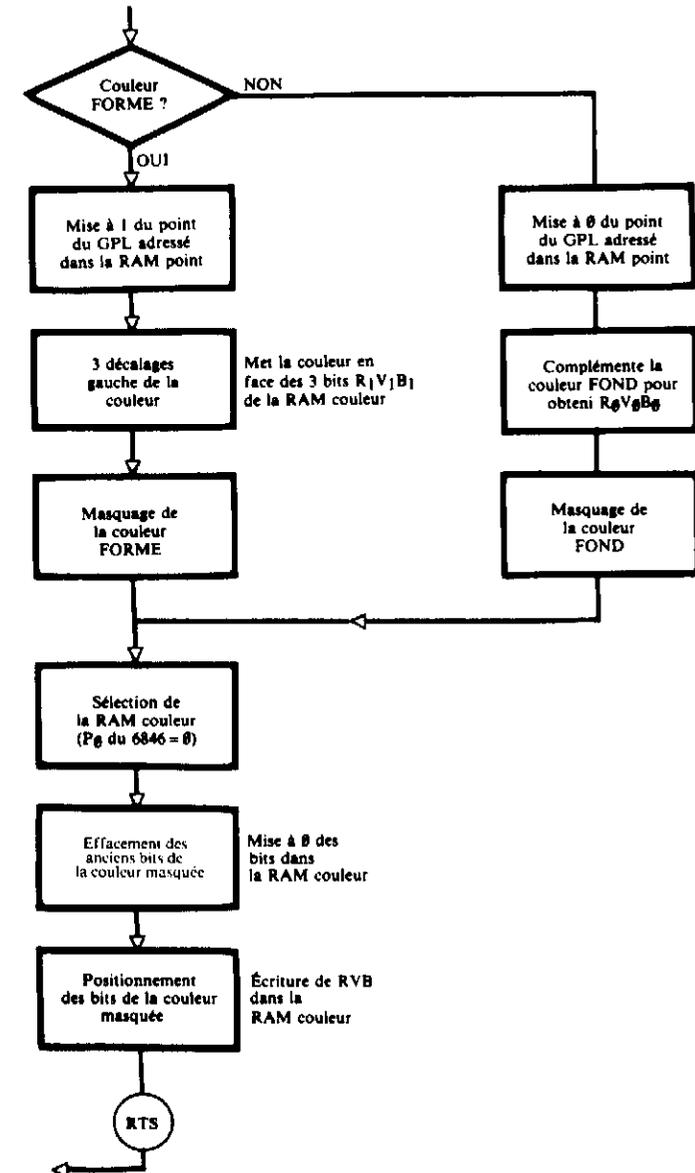
```

```

1423 *
1424 ***** TABLE DES BITS A ALLUMER OU E
TEINDRE *****
1426 TABIT   FCB      $80, $40, $20, $10, $
8, $4, $2, $1

```

SOUS-PROGRAMME FNDFRM



2.3 Fonctionnement de la mémoire vive

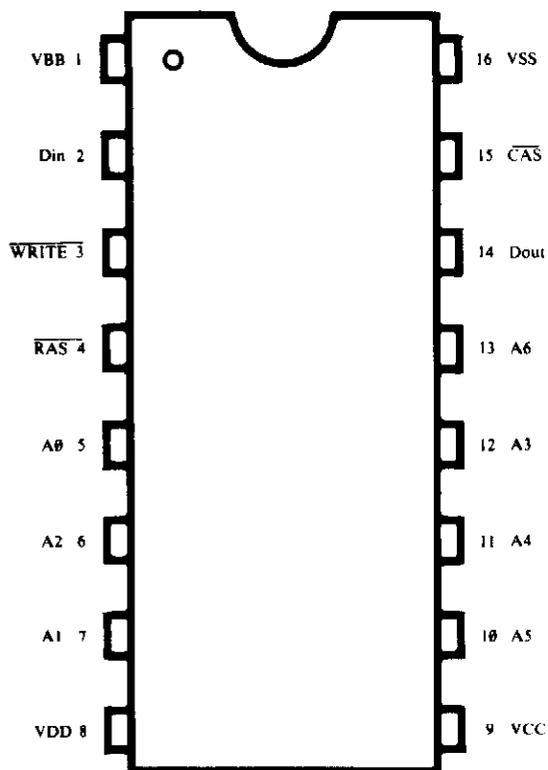
A — Fonctionnement d'une RAM dynamique 4116

Une RAM dynamique 4116 peut stocker $16K \times 1$ bit sous forme d'une matrice de $2^7 = 128$ lignes et 128 colonnes. L'adressage d'une telle matrice nécessite donc 14 bits. En fait seuls 7 bits d'adresse (A_0 à A_6) permettent la gestion de la mémoire et sont multiplexés tantôt vers le bloc d'adresses lignes, quand le signal de validation ligne \overline{RAS} passe à 0, puis vers le bloc d'adresse colonnes, quand le signal de validation colonnes \overline{CAS} passe à 0.

D'autre part ces mémoires MOS étant dynamiques, elles nécessitent un rafraîchissement de cycle ≤ 2 ms.

Le rafraîchissement se fait par adressage successif des 128 lignes. A chaque ligne adressée, si \overline{RAS} est à zéro, les 128 transistors placés aux intersections de cette ligne avec les 128 colonnes sont simultanément rafraîchis.

EF 4116B — Brochage



EF4116B

Caractéristiques principales

DIAGRAMME DES TEMPS DE LECTURE

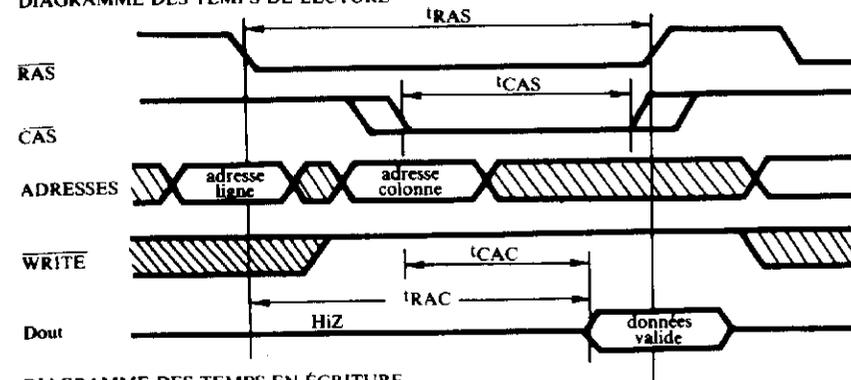


DIAGRAMME DES TEMPS EN ÉCRITURE

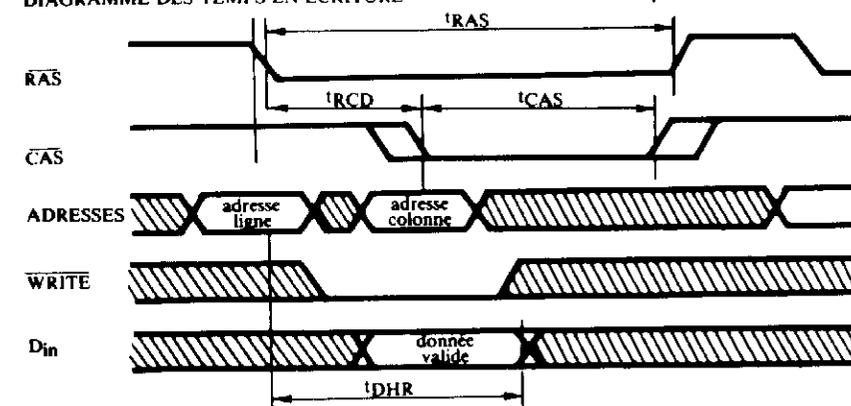
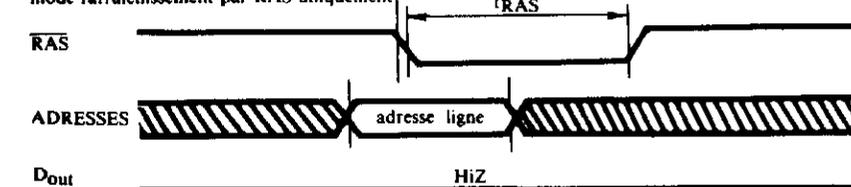


DIAGRAMME DES TEMPS mode rafraîchissement par RAS uniquement



B — Organisation du système mémoire

La mémoire vive du TO7 est constituée de :

T9000 et TO7 modèle 1

— Mémoire utilisateur :

8 K octets

16 K octets en extension

— Mémoire écran :

8 K octets points

8 K × 6 bits couleur

TO7-70

48 K octets

64 K octets en extension

8 K octets points

8 K octets couleur

L'analyse du fonctionnement portera sur le TO7 modèle 1, mais le principe est identique pour le TO7-70.

Dans 8 boîtiers de RAM 4116 se trouvent (U66-U73) :

— les 8 K octets de RAM point (Adresses basses $A_{13} = 0$).

— les 8 K octets utilisateurs (Adresses hautes $A_{13} = 1$).

Dans 6 autres boîtiers (U60-U65) se trouvent :

— les 8 K × 6 bits de RAM couleur (Adresses basses $A_{13} = 0$)

— 8 K × 6 bits non utilisés

Les 8 K de RAM points et de RAM couleur sont aux mêmes adresses.

Principe fondamental :

1. Pendant la phase active du 6809 : $E_{\mu} = 1$

Le microprocesseur a accès aux mémoires vives, aussi bien en lecture qu'en écriture.

Les informations contenues dans les RAMS points et couleur ne sont pas communiquées à l'interface vidéo → $\overline{\text{DATAVALID}} = 1$

2. Pendant la phase non active du 6809 : $E_{\mu} = 0$

Les mémoires vives ne sont plus adressées par le 6809, mais par un compteur appartenant au contrôleur d'écran. Le bus de données n'étant pas actif pendant $E_{\mu} = 0$, seule la lecture des informations vidéo doit être possible. D'où la nécessité de n'adresser que les 13 bits de poids faible à l'aide du compteur en maintenant le 14^e bit à 0 pour n'avoir accès qu'à la partie basse 8 K des RAMS. Nécessité également de placer automatiquement les RAMS en mode lecture seulement et de valider les échanges avec l'interface vidéo en portant $\overline{\text{DATAVALID}}$ à 0.

Pendant cette période d'inactivité du μP il faut rafraîchir les 128 lignes, l'une après l'autre, de toutes les RAMS dynamiques y compris les 16 K octets de l'extension éventuelle. (ou les 64 K du TO7-70).

Conclusion :

— L'entrée lecture-écriture ($\overline{\text{WRITE}}$) des RAMS doit être commandée par un signal

$\overline{\text{RAMW}} = \overline{\text{R/W}} + E_{\mu}$ ($\overline{\text{R/W}}$ vient du 6809)

Pendant la phase active $E_{\mu} = 1 \rightarrow \overline{\text{RAMW}} = \overline{\text{R/W}}$ et les mémoires sont commandées en lecture ou en écriture par le μP .

Pendant la phase non active $E_{\mu} = 0 \rightarrow \overline{\text{RAMW}} = 1$ donc lecture seulement.

— Les 7 bits d'adresse $A_0 - A_6$ des RAMS recevront les bits en provenance du

bus d'adresse du μP pendant $E_{\mu} = 1$ (avec multiplexage LSB/MSB pour lignes/colonnes) puis les bits en provenance du compteur du contrôleur d'écran pendant $E_{\mu} = 0$ (avec également encore multiplexage LSB/MSB).

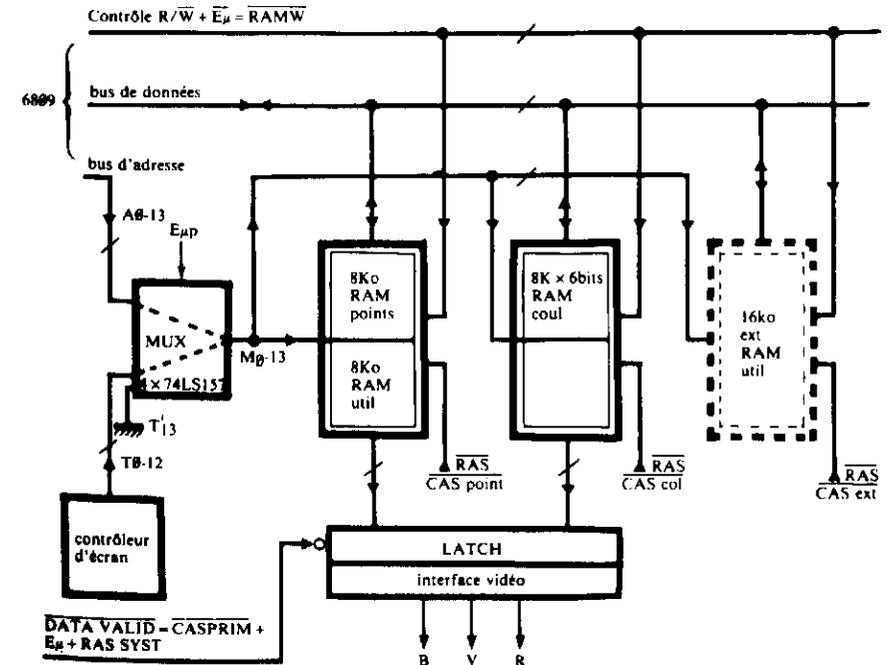
D'où la nécessaire réalisation d'un multiplexeur de 2×14 bits commandé par E_{μ} (fréquence 1MHz) suivi d'un second multiplexeur de 2×7 bits qui enverra vers $A_0 - A_6$ (RAM) tantôt les poids faibles tantôt les poids forts des adresses en provenance du premier multiplexeur. Ce deuxième multiplexeur sera donc commandé par un signal CAS PRIM de fréquence double du premier (donc 2MHz).

— Les adresses ($A_0 - A_6$) étant renvoyées simultanément à toutes les RAMS dynamiques, aussi bien celles du SYSTÈME (RAM points / utilisateur / couleur) que celles de l'EXTENSION, la sélection d'un groupe particulier se fera par les signaux de commande $\overline{\text{RAS}}$ et $\overline{\text{CAS}}$ des 4116. Seront donc nécessaires les signaux :

— $\overline{\text{RAS SYST}}$ et $\overline{\text{RAS EXT}}$ (signaux identiques augmentant la sortance).

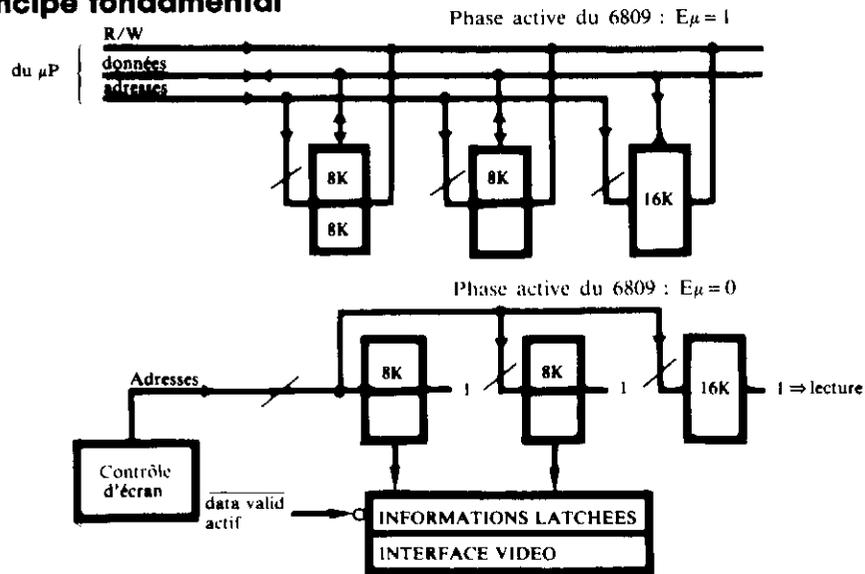
— $\overline{\text{CAS POINT}}$, $\overline{\text{CAS COL}}$ et $\overline{\text{CAS EXT}}$ sélectionnés selon l'adressage.

CIRCUITS DE MÉMORISATION Organisation simplifiée



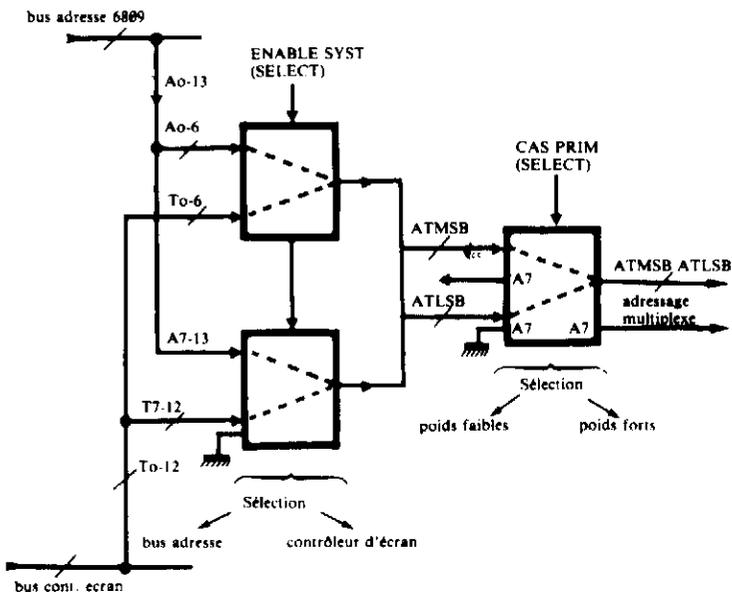
CIRCUITS DE MÉMORISATION

Principe fondamental



— Lorsque le multiplexeur des adresses commandé par le signal d'horloge E_{μ} du 6809 sélectionne les adresses en provenance du contrôleur d'écran, on ne doit pouvoir accéder qu'aux RAMS vidéo, c'est-à-dire à la moitié basse des 4116. Le compteur ne fournit donc que 13 bits T_0-T_{12} , le quatorzième étant systématiquement à 0 (T_{13}).

MULTIPLEXAGE DES ADRESSES

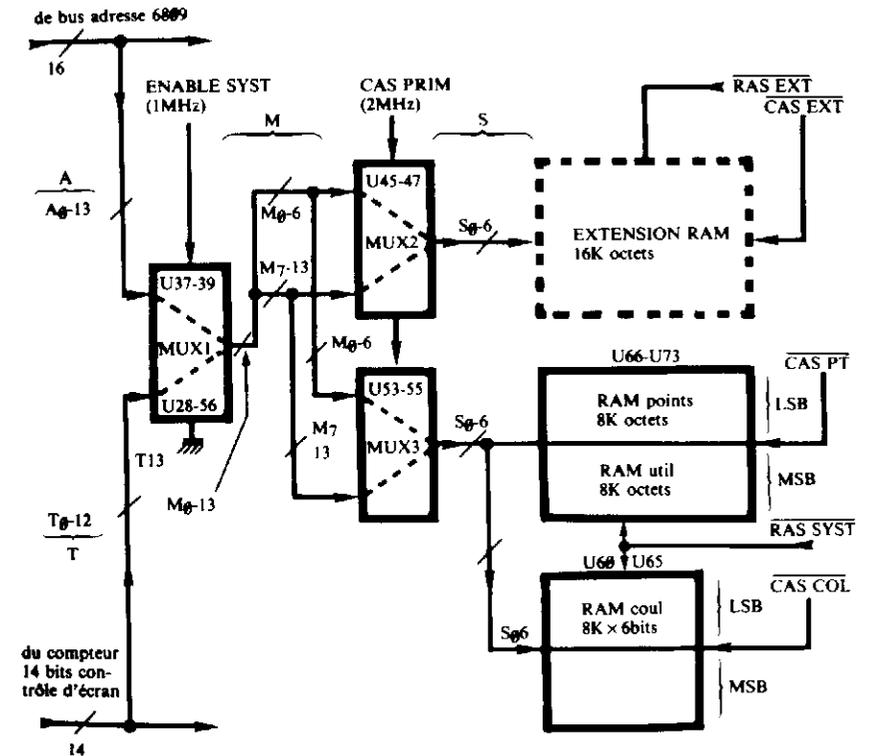


8 boîtiers de multiplexeurs 74LS157 sont utilisés pour réaliser cet ensemble de multiplexage :

- MUX1 (boîtiers U37-39-28-56) → commutation adresses 6809 et écran.
- MUX2 (boîtiers U45-47) → sélection ligne-colonne de l'extension RAM.
- MUX3 (boîtiers U53-U55) → sélection ligne-colonne de RAM points et utilisateur (avec $T_{13} = 0$).

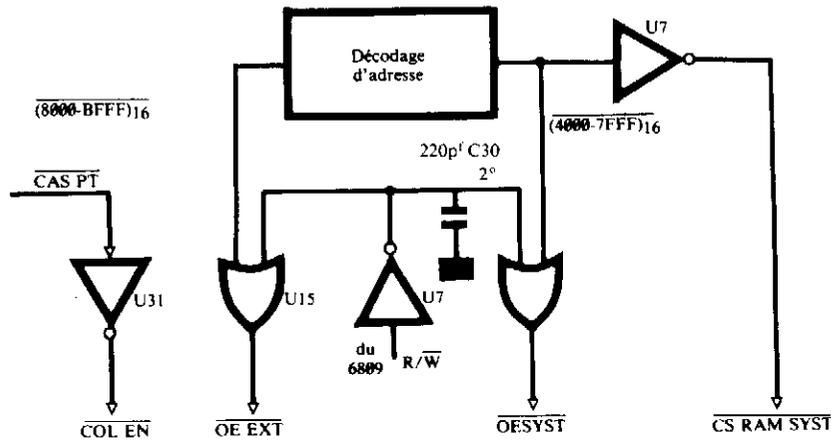
ADRESSAGE DES MÉMOIRES

Synoptique



- a) Pendant le cycle CPU, si la RAM point est sélectionnée, la RAM couleur ne l'est pas et COLOR ENABLE ferme inutilement le 74LS365.
- b) Par contre pendant le cycle vidéo au contraire, si la RAM point est sélectionnée, la sortie couleur vers le bus de données est fermée pour éviter le conflit. Dès que la RAM point n'est plus sélectionnée, on ouvre le 74LS365, que les RAMS couleurs soient sélectionnées ou pas.

Signaux = CS RAM SYST — OE SYST — OE EXT. COLEN



2.4 Les signaux de commande

On distingue deux sortes de signaux de commande :

- les signaux de validation,
- les signaux de gestion.

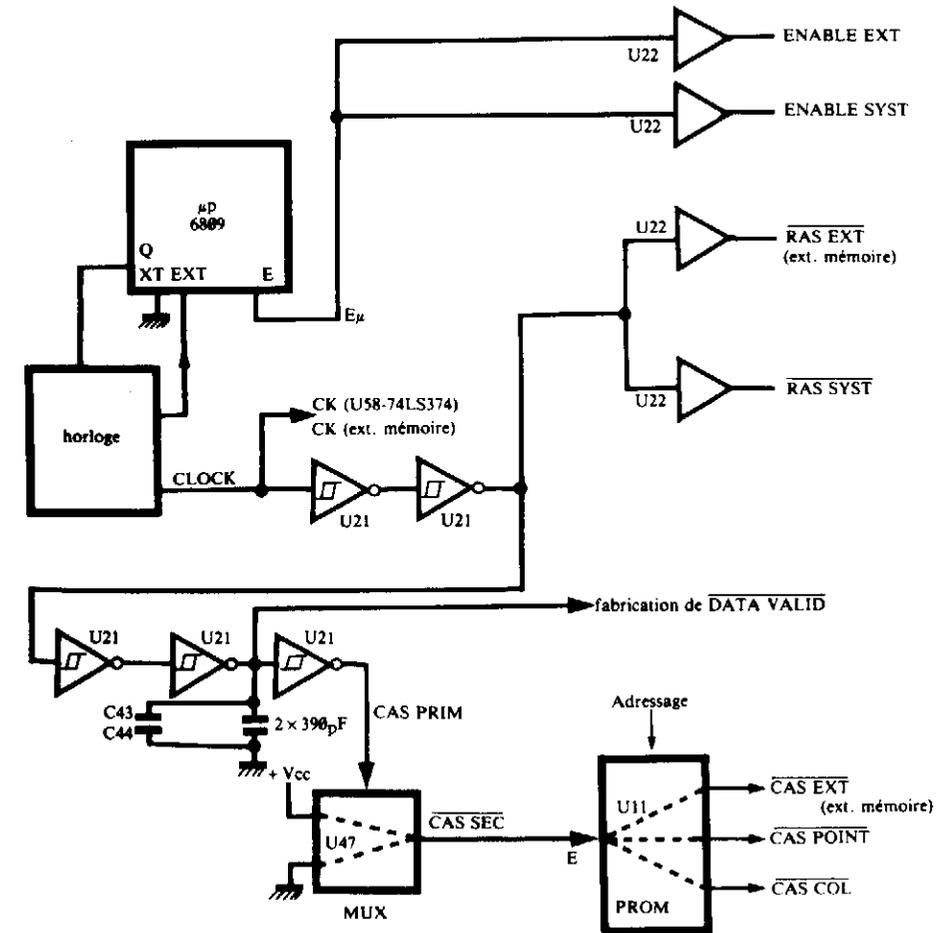
A — Les signaux de validation

Ces signaux vont servir principalement à valider les écritures dans les RAMS dynamiques, du système ou de l'extension. On trouvera donc :

- ENABLE SYST et ENABLE EXT égaux à E_{μ} (au temps de propagation près dans les buffers U22) qui décodent également leurs adresses respectives.
- RAS EXT et RAS SYST signaux de validation ligne des RAMS, en retard de 50ns sur le signal d'horloge CLOCK (2MHz).

— CAS point, CAS col et CAS ext signaux de validation colonne des RAMS, en retard de 150ns sur CLOCK, donc de 100ns sur RAS.

Synoptique de conception



RAS = échantillonnage d'adresse ligne de 4116 (128 l × 128 col)
 CAS = échantillonnage d'adresse colonne de 4116 (128 l × 128 col)